

# ИНТЕГРАЛЬНЫЕ РАДИОЭЛЕКТРОННЫЕ УСТРОЙСТВА INTEGRATED RADIOELECTRONIC DEVICES

УДК 621.3.049.774: 621.374.4

## Методы ускорения переходных процессов в синтезаторах сетки частот

*А.А. Зайцев, В.Ф. Петров*

*Национальный исследовательский университет «МИЭТ»*

## Speed-up of Transient Response in PLL Synthesizers

*A.A. Zaitsev, V.F. Petrov*

*National Research University of Electronic Technology, Moscow*

Рассмотрены методы ускорения переходных процессов в синтезаторах сетки частот на базе контура импульсной фазовой автоподстройки частоты. Предложены способы ускорения автоподстройки выходного напряжения блока петлевого фильтра при использовании методов эквивалентного умножения емкости конденсатора на базе схем с дополнительным источником тока в блоке накачки заряда. Представлены диаграммы переходных процессов автоподстройки выходной частоты, подтверждающие, что использование предложенных решений управления дополнительным источником тока блока накачки заряда позволяет приблизить переходный процесс к оптимальному по быстрдействию.

*Ключевые слова:* синтезатор сетки частот на базе ФАПЧ; ускорение переходных процессов автоподстройки частот; эквивалентное умножение емкости конденсатора блока петлевого фильтра.

The means to speed-up the retuning of the loop filter unit out voltage with using the methods of equivalent capacitance multiplier on the basis of the schemes with an additional current source in the charge pump current source (CPCS) unit have been offered. The diagrams of the transient processes of output frequency auto-tuning, verifying that the use of the offered solutions for control by an additional current source of CPCS unit permits to bring nearer the transient process to the optimal one with respect to high speed, have been presented.

*Keywords:* PLL frequency synthesizer; fast frequency setting transient response; loop filter capacitance multiplier.

**Введение.** В составе ИС радиотехнической, телекоммуникационной и вычислительной техники широко используются сложнофункциональные блоки синтезаторов сетки частот (ССЧ) на базе контура фазовой автоподстройки частоты (ФАПЧ), обеспечивающие астатизм частоты синтезируемого сигнала по отношению к опорной частоте. При разработке сложнофункциональных блоков ССЧ необходимо решать задачи расширения диапазона синтезируемых частот, сокращения длительности переходных процессов (ПП) автоподстройки частот, повышения помехоустойчивости, минимизации энергопотребления и площади, занимаемой сложнофункциональным блоком на кристалле микросхемы.

В сложнофункциональном блоке ССЧ на базе ФАПЧ основным препятствием на пути уменьшения площади являются размеры конденсаторов петлевого фильтра (ПФ). Используется также другое название блока ПФ – фильтр низкой частоты, реже – фильтр контура управления.

Проектирование полностью интегральных сложнофункциональных блоков ССЧ широко представлено в литературе. Однако задача минимизации длительности ПП автоподстройки частот при одновременной минимизации энергопотребления и площади блока не решена. Соответственно, поиск такого решения является актуальным.

Цель настоящей работы – представить методы сокращения длительности ПП автоподстройки частот интегральных ССЧ на базе контура импульсной ФАПЧ за счет ускорения автоподстройки выходного напряжения блока ПФ при использовании методов эквивалентного умножения емкости конденсатора на базе схем с дополнительным источником тока в блоке накачки заряда.

**Методы сокращения длительности начальной стадии ПП автоподстройки частот.** Типовая структурная схема ССЧ на базе контура импульсной ФАПЧ представлена на рис. 1 [1]. Выходные сигналы блока ИЧФД  $U_p$  и  $D_n$  так управляют блоком

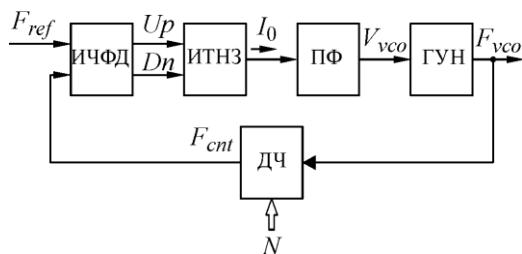


Рис.1. Типовая структурная схема ССЧ на базе контура импульсной ФАПЧ (ИЧФД – импульсный частотно-фазовый детектор; ИТНЗ – источник тока накачки заряда; ГУН – генератор, управляемый напряжением; ДЧ – делитель частоты)

мое напряжение  $V_{vco}$ .

В зависимости от значения текущей фазовой разности сигналов частот  $F_{ref}$  и  $F_{cnt}$  протекание ПП можно условно разбить на две стадии: начальную, характеризуемую превышением фазовой разностью значения  $\pm 2\pi$  радиан, и стадию окончания ПП, когда фазовое рассогласование менее  $\pm 2\pi$  радиан. Использование значения более  $\pm 2\pi$  радиан определяется наличием в этом случае в управлении контуром эффекта циклов проскальзывания фазы [1].

С целью сокращения общей длительности ПП наиболее широко используется раздельное управление контуром ФАПЧ на начальной стадии и на стадии окончания ПП. Вначале управление осуществляется только исходя из условия обеспечения предельно

ИТНЗ, что длительность и полярность импульсов тока  $I_0$  соответствуют фазовой разности сигналов опорной частоты  $F_{ref}$  и частоты обратной связи  $F_{cnt}$ . В результате на выходе ПФ автоматически формируется напряжение  $V_{vco}$  для подстройки частоты и фазы ГУН. Умножение значения частоты  $F_{ref}$  до значения  $F_{vco}$  обеспечивается делением в ДЧ частоты  $F_{vco}$  на коэффициент  $N$  при формировании частоты  $F_{cnt}$ . В установившемся режиме длительность импульсов тока  $I_0$  практически приближается к нулю, при этом конденсаторы блока ПФ сохраняют требуемое

высокого быстродействия, а затем, когда фазовая ошибка снижена до значения менее  $\pm 2\pi$  радиан, управление изменяется в соответствии с требованиями к быстрому затуханию колебаний ПП и обеспечению заданных фильтрующих свойств контура ФАПЧ в установившемся режиме.

В практике проектирования ССЧ на базе ФАПЧ используют две группы методов сокращения длительности начальной стадии ПП автоподстройки частот: методы непосредственной начальной предустановки выходной частоты ГУН в окрестность требуемого значения и методы изменения структуры и характеристик элементов контура ФАПЧ (рис.2).



Рис.2. Методы сокращения длительности начальной стадии ПП автоподстройки частот в ССЧ на базе контура ФАПЧ

Непосредственная предустановка выходной частоты ГУН может осуществляться двумя способами: с использованием ГУН с возможностью переключения поддиапазонов генерируемых частот или с использованием предустановки управляющего напряжения ГУН (например, с помощью цифроаналогового преобразователя). Предварительный выбор требуемого поддиапазона выходных частот ГУН может быть осуществлен изменением числа конденсаторов нагрузки или выходного сопротивления активных элементов в цепях генерации сигнала, предустановкой требуемого рабочего тока ГУН, а также переключением количества ячеек задержки в кольцевом ГУН. В этом случае процесс предустановки выходной частоты можно считать практически безынерционным. Использование непосредственной предустановки выходной частоты ГУН позволяет приблизиться к предельному сокращению длительности начальной стадии ПП, однако приводит к существенному усложнению схемы и увеличению площади блока ССЧ.

Альтернативой методам предустановки выходной частоты ГУН является изменение структуры и характеристик элементов контура ФАПЧ на начальной стадии ПП.

При этом для исключения циклов проскальзывания фазы широко применяется замыкание обратной связи контура не по разности фаз, а по разности частот сигналов  $F_{ref}$  и  $F_{cnt}$ . Для реализации такого регулирования осуществляется синхронизация начала счета в блоке ДЧ по импульсам сигнала  $F_{ref}$ . В результате управляющее воздействие вырабатывается непрерывно и его величина не зависит от величины фазовой ошибки, что означает перевод контура в режим релейного частотного регулирования.

Учитывая, что наличие ДЧ в цепи обратной связи вносит в контур управления дополнительную инерционность, для предотвращения значительного перерегулирования ПП необходимо упреждение момента вывода контура из режима релейного частотного регулирования. С этой целью в ДЧ осуществляется деление на значение, отличное от требуемого в установившемся режиме. Непрерывный контроль разности частот  $F_{ref}$  и  $F_{cnt}$ , осуществляемый за счет синхронизации ДЧ, обеспечивает возвращение контура в режим линейного фазового регулирования сразу, как только будет достигнута частота упреждения.

Для реализации режима релейного частотного регулирования используют блоки ИЧФД, имеющие более трех состояний алгоритма графа переходов и создающие при входе контура ФАПЧ в стадию окончания ПП исходные фазовые соотношения, обеспечивающие быстрое затухание колебаний ПП. Например, в алгоритме графа переходов блока ИЧФД, рассмотренном в работе [2], при возвращении ИЧФД в исходное состояние фазового регулирования используется дополнительное состояние хранения заряда в ПФ, в котором осуществляется синхронизация ДЧ. В результате во время первого такта сравнения происходит детектирование фазовой разности предварительно синхронизированных периодов частот  $F_{ref}$  и  $F_{cnt}$ , что создает условия для минимизации перерегулирования и, соответственно, максимально быстрого окончания ПП.

Для повышения эффективности режима релейного частотного регулирования структуры блоков ИТНЗ и ПФ должны обеспечивать возможность ускорения автоподстройки управляющего напряжения  $V_{vco}$ .

**Ускорение автоподстройки выходного напряжения блока ПФ 2-го порядка с эквивалентным умножением емкости конденсатора изодромного звена.** Типовая схема пассивного ПФ 2-го порядка представлена на рис. 3,а [1, 3, 4]. Интегрируя заряд, вносимый током  $I_0$ , конденсаторы  $C_p$  и  $C_z$  формируют управляющее напряжение  $V_{vco}$ . Конденсатор  $C_p$  уменьшает пульсации напряжения  $V_{vco}$ . Изодромное звено  $R_z C_z$  осуществляет частотную коррекцию контура ФАПЧ для создания необходимого запаса по фазе и обеспечения демпфирования колебаний и устойчивости ПП.

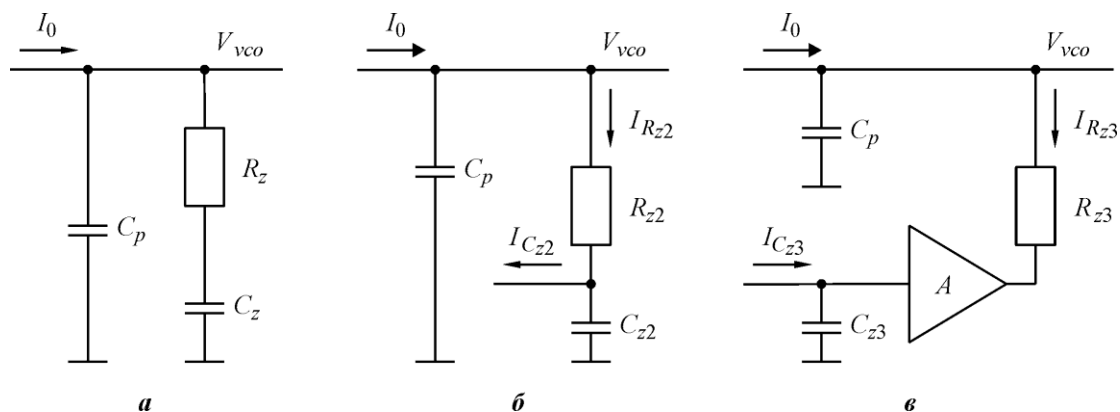


Рис.3. Структурные схемы блока ПФ 2-го порядка: а – типовая; б – с умножением емкости конденсатора  $C_{z2}$  с использованием дополнительного источника тока, имеющего противоположное основному току направление; в – с умножением емкости конденсатора  $C_{z3}$  с использованием дополнительного источника тока и усилителя напряжения

Наиболее эффективными методами сокращения длительности начальной стадии ПП при применении режима релейного частотного регулирования являются использование дополнительного источника тока в блоке ИТНЗ для перезаряда конденсатора  $C_z$  или увеличение выходного тока  $I_0$  с одновременным шунтированием  $R_z$  элементом коммутации с остаточным сопротивлением менее  $0,01R_z$ . При этом напряжение на конденсаторе  $C_z$  практически совпадает с напряжением  $V_{vco}$ , что при возвращении контура в линейный режим фазового регулирования создает наиболее благоприятные начальные условия для быстрого окончания ПП.

Для формирования необходимого запаса по фазе и обеспечения устойчивости контура частоту нуля  $\omega_z$  и частоту полюса  $\omega_p$  блока ПФ располагают так, чтобы частота единичного усиления (ширина полосы пропускания) разомкнутого контура была геометрическим средним частот  $\omega_z$  и  $\omega_p$ , отличаясь от них в 3–4 раза. При этом отношение емкостей конденсаторов  $C_z$  и  $C_p$  равно [5]:

$$\frac{C_z}{C_p} = \frac{\omega_p}{\omega_z} - 1.$$

Так как частота  $\omega_p$  в среднем на декаду превышает частоту  $\omega_z$ , емкость конденсатора  $C_z$  также почти на порядок больше емкости  $C_p$ . На практике емкость конденсатора  $C_z$  может составлять 100 пФ и более, что при интегральной реализации на кристалле микросхемы требует большой площади.

Для уменьшения площади, занимаемой конденсаторами блока ПФ на кристалле микросхемы, разработаны методы эквивалентного умножения емкости, позволяющие заменить емкость конденсатора  $C_z$  меньшим значением при полном сохранении ПФ требуемых частотных корректирующих свойств. Рассмотрим реализации ПФ с эквивалентным умножением емкости, использующие в составе блока ИТНЗ дополнительный источник тока, подключенный к конденсатору  $C_z$  и синхронно с основным источником тока  $I_0$  вырабатывающий импульсы тока  $I_{C_z}$  с меньшей амплитудой.

Из рис.3,б [6, 7] видно, что импульсы дополнительного тока  $I_{C_z}$  имеют противоположную основному току  $I_0$  направленность, что в результате взаимодействия токов  $I_{R_z}$  и  $I_{C_z}$  уменьшит заряд, вносимый в конденсатор  $C_z$ . Значения тока  $I_{C_z}$  и сопротивления резистора  $R_z$  определяются как [5]

$$I_{C_z} = I_0 \frac{C_z(M_2 - 1)}{M_2 C_z + C_p}, \quad R_z = 1,01R_z \left( 1 + \frac{C_p}{C_z} \right) \left( 1 - \frac{C_p}{M_2 C_z} \right),$$

где  $M_2$  – коэффициент эквивалентного умножения емкости  $C_z$ :

$$M_2 = \frac{C_z}{C_z}.$$

Для отношения емкостей  $C_z$  и  $C_p$  блока ПФ (см. рис.3,а) в диапазоне 8–20 представленные выражения позволяют повторить его АФЧХ с погрешностью менее  $\pm 1\%$ .

С целью обеспечения в режиме релейного частотного регулирования ускорения автоподстройки выходного напряжения  $V_{vco}$  и выравнивания потенциалов напряжений на конденсаторах  $C_p$  и  $C_z$  предлагается использовать ток  $I_0$  только для перезаряда конденсатора  $C_p$ , а для перезаряда конденсатора  $C_z$  – ток  $I_{C_z}$ . Для выполнения этого условия значение и направление тока  $I_{C_z}$  должны быть такими, чтобы ток  $I_{R_z}$  был равен нулю.

Для этого необходимо направление тока  $I_{C_{z2}}$  изменить на совпадающее с направлением основного тока  $I_0$  и значение  $I_{C_{z2}}$  должно быть равно:

$$I_{C_{z2}} = I_0 \frac{C_{z2}}{C_p}.$$

На рис.3,б [1, 8, 9] импульсы дополнительного тока  $I_{C_{z3}}$  имеют такую же направленность, как и основного тока  $I_0$ , а для разделения токов  $I_0$  и  $I_{C_{z3}}$  используется усилитель напряжения с коэффициентом передачи  $A$ . Для тока  $I_{C_{z3}}$  и сопротивления резистора  $R_{z3}$  получено [5]

$$I_{C_{z3}} = \frac{I_0}{A} \cdot \frac{C_{z3}}{M_3 C_{z3} + C_p}, \quad R_{z3} = R_z \frac{M_3 C_{z3}}{M_3 C_{z3} + C_p},$$

где  $M_3$  – коэффициент эквивалентного умножения емкости  $C_{z3}$ :

$$M_3 = \frac{C_z}{C_{z3}}.$$

В режиме релейного частотного регулирования для увеличения скорости перестройки выходного напряжения  $V_{vco}$  и выполнения условия равенства потенциалов напряжений на конденсаторах  $C_p$  и  $C_{z3}$  необходимо, чтобы ток  $I_0$  втекал только в конденсатор  $C_p$  (т. е. ток  $I_{R_{z3}} = 0$ ). Для этого ток  $I_{C_{z3}}$  должен быть равен:

$$I_{C_{z3}} = \frac{I_0}{A} \cdot \frac{C_{z3}}{C_p}.$$

**Результаты математического моделирования ПП.** Рассмотрим примеры ПП автоподстройки выходной частоты  $F_{vco}$  при использовании предложенных решений управления дополнительным источником тока блока ИТНЗ и алгоритма ИЧФД [2]. Зададим коэффициент  $M$  эквивалентного умножения емкости конденсаторов  $C_{z2}$  и  $C_{z3}$  равным 10, коэффициент передачи  $A$  усилителя напряжения (см. рис.3,б) равным 1. Выходная частота ГУН имеет линейную зависимость от управляющего напряжения.

На рис. 4 в нормированном виде представлены диаграммы ПП автоподстройки выходной частоты  $F_{vco}$  из нулевого начального состояния. Как следует из рис.4,а, до входа контура в область фазового рассогласования менее  $2\pi$  радиан в управлении происходят циклы проскальзывания фазы, проявляющиеся в сбросе тока  $I_0$ , что увеличивает начальную стадию ПП до 14 тактов. На рис. 4,б,в по второму такту сигнала опорной частоты  $F_{ref}$  осуществляется переход контура в режим релейного частотного регулирования (сигнал *Relay*) с соответствующим изменением направления и амплитуды тока  $I_{C_{z2}}$  (см. рис.4,б) и только амплитуды тока  $I_{C_{z3}}$  (см. рис.4,в). При этом осуществляется ускорение изменения частоты  $F_{vco}$  до достижения значения частоты упреждения, после чего контур возвращается в режим фазового регулирования. На стадии окончания ПП выходные токи  $I_0$  и  $I_{C_z}$  блока ИТНЗ по длительности соответствуют фазовой разности сигналов частот  $F_{ref}$  и  $F_{cnt}$ , а по направлению и амплитуде – используемой схеме эквивалентного умножения емкости конденсатора  $C_z$ .

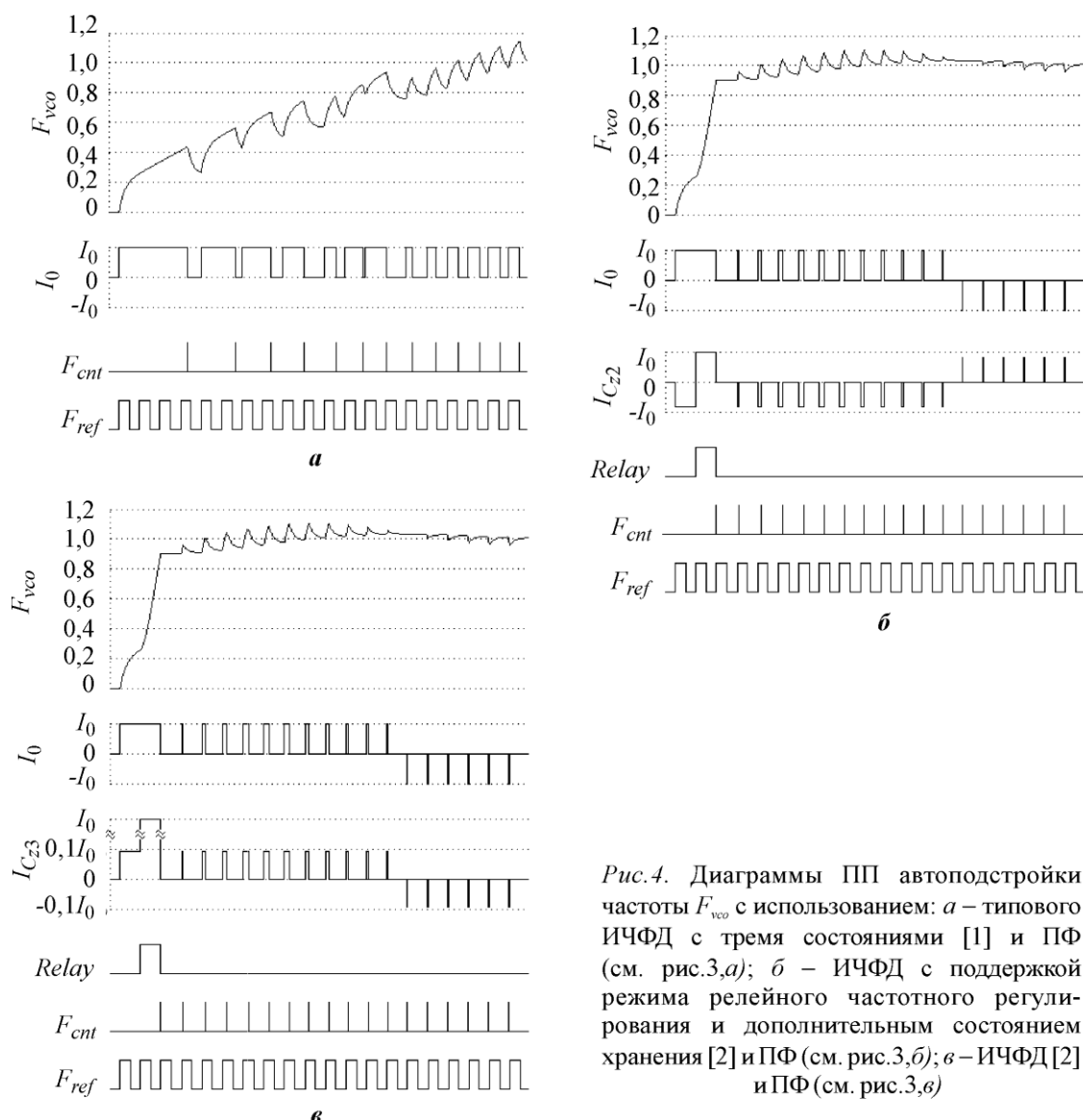


Рис.4. Диаграммы ПП автоподстройки частоты  $F_{vco}$  с использованием: а – типового ИЧФД с тремя состояниями [1] и ПФ (см. рис.3,а); б – ИЧФД с поддержкой режима релейного частотного регулирования и дополнительным состоянием хранения [2] и ПФ (см. рис.3,б); в – ИЧФД [2] и ПФ (см. рис.3,в)

На рис. 4,б,в изменение частоты  $F_{vco}$  из нулевого начального состояния до значения частоты упреждения происходит за 2 такта опорной частоты, т.е. в 7 раз быстрее, чем на рис. 4,а. Благодаря предварительной синхронизации периодов частот  $F_{ref}$  и  $F_{cnt}$  в момент возвращения контура в исходное состояние фазового регулирования, величина перерегулирования ПП на рис. 4,б,в почти в 1,8 раза меньше, чем на рис. 4,а, что сокращает длительность стадии окончания ПП. В результате общая длительность ПП автоподстройки частоты с точностью  $\pm 5\%$  составляет 36 тактов (см. рис. 4,а) и 14 тактов, т.е. в 2,5 раза меньше (см. рис. 4,б,в).

**Заключение.** Предложенные решения управления источником дополнительного тока блока ИТНЗ эффективно дополняют известные схемотехнические реализации уменьшения площади блока ПФ на кристалле микросхемы в части возможности ускорения автоподстройки выходного напряжения блока ПФ на начальной стадии ПП. Использование предложенных решений управления дополнительным источником тока блока ИТНЗ совместно с алгоритмом ИЧФД [2] позволяет приблизить контур ФАПЧ к управлению оптимальному по быстродействию ПП и достичь сокращения длительности

сти начальной стадии ПП, соизмеримое с использованием метода предустановки управляющего напряжения ГУН с помощью цифроаналогового преобразователя. При этом использование блока цифроаналогового преобразователя не требуется, поэтому площадь сложнфункционального блока ССЧ будет существенно уменьшена.

### Литература

1. *Keliiu Shu, Edgar Sanchez-Sinencio*. CMOS PLL synthesizers: analysis and design. – Boston: Springer Science, 2005. – 216 p.
2. *Зайцев А.А.* Импульсный частотно-фазовый детектор // Пат. РФ № 2530248. МПК H03D 13/00. – Оpubл. 10.10.2014, Бюл. № 28.
3. *Gardner F.M.* Charge-pump phase-lock loops // IEEE Transactions on Communications. – 1980. – Vol. 28. – N. 11. – P. 1849 – 1858.
4. *Никитин Ю.А.* Формирование требований к элементам петлевого фильтра синтезаторного кольца АФАП // Актуальные проблемы инфотелекоммуникаций в науке и образовании: сб. статей II Междунар. науч.-техн. и науч.-методич. конф. (26–27 февраля 2013 г., Санкт–Петербург). – СПб.: СПбГУТ им. М.А. Бонч-Бруевича, 2013. – С. 764–768.
5. *Зайцев А.А.* Развитие методов построения фильтра контура управления интегральных быстродействующих синтезаторов частот на базе ФАПЧ // Теоретические и практические аспекты технических наук: сб. статей Междунар. науч.-практ. конф. (29 декабря 2014 г., Уфа). – Уфа: Аэтерна, 2014. – С. 23–31.
6. *Biagio Bisanti, Stefano Cipriani, Francesco Coppola*. Loop filter architecture // Pat. US № 6600351. Int. CI H03L 7/06. – Date of Patent 29.07.2003.
7. *Shiro Doshu*. Low-pass filter, feedback system, and semiconductor integrated circuit // Pat. US № 7078948. Int. CI H04B 7/197. – Date of Patent 18.07.2006.
8. A fully integrated CMOS frequency synthesizer with charge-averaging charge pump and dual-path loop filter for PCS- and cellular-CDMA wireless systems / *Yido Koo, Hyungki Huh, Yongsik Cho et al.* // IEEE J. of Solid-State Circuits. – 2002. – Vol. 37. – № 5. – P. 536–542.
9. *Tse-Hsiang Hsu*. Charge pump structure for reducing capacitance in loop filter of a phase locked loop // Pat. US № 7271633. Int. CI H03L 7/06. – Date of Patent 18.09.2007.

Статья поступила  
5 марта 2015 г.

*Зайцев Андрей Алексеевич* – ведущий инженер НИИ вычислительных средств и систем управления МИЭТ. *Область научных интересов:* проектирование аналоговых и аналого-цифровых устройств, в том числе интегральной реализации.  
**E-mail:** andazaitsev@mail.ru

*Петров Владимир Федорович* – кандидат технических наук, заместитель директора НИИ вычислительных средств и систем управления МИЭТ. *Область научных интересов:* проектирование информационно-управляющих систем, бортовых вычислительных устройств робототехнических комплексов, алгоритмическое обеспечение обработки и передачи информации в информационно-телекоммуникационных системах.