

# МИКРОЭЛЕКТРОННЫЕ ПРИБОРЫ И СИСТЕМЫ MICROELECTRONIC DEVICES AND SYSTEMS

УДК 621.3.049.77

## Анализ и моделирование кремниевых вертикальных комплементарных биполярных транзисторов

*М.О. Храпов, В.А. Гридчин, С.В. Калинин*

*Новосибирский государственный технический университет*

## Analysis and Simulation of Silicon Vertical Complementary Bipolar Transistors

*M.O. Hrapov, V.A. Gridchin, S.V. Kalinin*

*Novosibirsk State Technical University*

Проанализированы особенности современных комплементарных биполярных технологий (*CB*-технологий) для аналоговых применений. Рассмотрены основные тенденции их развития. На основе двух параметров качества комплементарности – добротности ( $\beta \cdot V_A$ ) и параметра Джонсона ( $BV_{CEO}f_T$ ) – проведено сравнение различных промышленных *CB*-технологий. Методом двумерного численного моделирования в среде TCAD Sentaurus для вертикальных *n-p-n*- и *p-n-p*-транзисторов исследована *p*-эпитаксиально-планарная *CB*-технология. Тщательная калибровка параметров технологических и электрофизических 2D-моделей на основе тестовых структур показала достаточную для практики точность использованной методики.

*Ключевые слова:* *CB*-технологии; кремниевые комплементарные *n-p-n*- и *p-n-p*-транзисторы; *p*-эпитаксия; 2D-моделирование; TCAD Sentaurus.

The features of the state-of-the industry complementary bipolar (*CB*) technology for analog applications have been analyzed and the main trends of their development have been considered. Based on two parameters of the complementary quality –  $\beta \cdot V_A$  (factor of quality) and  $BV_{CEO}f_T$  (Johnson parameter) different industrial *CB* technologies have been compared. By the method of 2D – numerical simulation in TCAD Sentaurus medium for vertical NPN and PNP transistors the *p*-epitaxial-planar *CB* technology has been investigated. The quality calibration of the electrical and technological parameters of the 2D-models based on the data of the test structure has shown the adequate accuracy of simulation for practical use.

*Keywords:* *CB*-technology; silicon complementary VNPB and VPBP transistors; *p*-epitaxy; 2D-simulation; TCAD Sentarius.

**Введение.** Аналоговые интегральные схемы широко применяются в электронных системах. Среди них особое место занимают прецизионные высокоскоростные широкополосные интегральные операционные усилители (ИОУ) [1]. Они используются в интерфейсах микропроцессоров и АЦП при обработке сигналов, в системах управления, а также в системах связи и телекоммуникаций, радарной технике, измерительных системах и др. В электронных системах, выполненных по технологии «система на кристалле», значение ИОУ будет только возрастать [2].

Технические требования к ИОУ постоянно усложняются. Прежде всего это относится к увеличению полосы пропускания (в перспективе – до сотен гигагерц) и динамического диапазона при одновременном понижении потребляемой мощности, напряжения питания и величины паразитных спектральных составляющих. Комплексное решение всех этих задач возможно только на основе комплементарных биполярных технологий (*СВ*-технологий).

*СВ*-технологии основываются на биполярных или БиКМОП-технологиях. Главная их особенность состоит в том, что в *СВ*-процессе используются высококачественные *p-n-p*-транзисторы с вертикальной структурой [3–5], которые образуют с *n-p-n*-транзисторами полноценную комплементарную пару. В традиционных БиКМОП-технологиях основные усилия разработчиков в биполярной части сосредоточены на улучшении параметров и характеристик вертикального *n-p-n*-транзистора в различных его модификациях, тогда как горизонтальные *p-n-p*-транзисторы изготавливаются без каких-либо дополнительных технологических операций на основе уже существующих [5].

В большинстве случаев горизонтальный *p-n-p*-транзистор формируется на основе технологических операций, применяемых для *n-p-n*-транзистора. Так, в качестве слоя базы *p-n-p*-транзистора применяется *n*-эпитаксиальный слой, а для эмиттера и коллектора используется база *n-p-n*-транзистора. Контакт к базе *p-n-p*-транзистора обычно подлегается *n*<sup>+</sup>-слоем эмиттера *n-p-n*-транзистора. Основная технологическая проблема для горизонтального *p-n-p*-транзистора заключается в значительных вариациях толщины базы из-за плохо управляемой горизонтальной диффузии бора и возможного рассовмещения края маски. В совокупности сопротивление базы получается значительным, что приводит к малым величинам коэффициента усиления ( $\beta < 10$ ) и малым рабочим частотам ( $f_T < 10$  МГц). Поскольку при переключении в процессе нарастания и спада тока участвуют *n-p-n*- и *p-n-p*-транзисторы, быстродействие схемы в значительной степени определяется менее быстродействующим *p-n-p*-транзистором, что ограничивает возможности использовать эти приборы для высококачественных аналоговых приложений. С помощью новых дорогостоящих технологических нововведений теоретически возможно увеличение граничной частоты  $f_T$  вплоть до гигагерцовой частотной области, однако стоимость таких процессов слишком высока, что ограничивает их применение для индустриального производства.

Таким образом, прецизионные ИОУ целесообразно проектировать и изготавливать только на основе *СВ*-технологии. Только эта технология дает возможность изготавливать высококачественные вертикальные биполярные *n-p-n*- и *p-n-p*-транзисторы со сбалансированными параметрами, обеспечивающими максимальное приближение параметров ИОУ к параметрам идеального операционного усилителя.

**Показатели качества современной *СВ*-технологии.** При разработке конкретного технологического *СВ*-маршрута необходимо обеспечивать компромисс между основными электрическими параметрами биполярных транзисторов, определяемыми областью применения. Прежде всего это коэффициент усиления  $\beta$ , напряжение пробоя

$BV_{CEO}$ , напряжение Эрли  $V_A$ , граничная частота  $f_T$ , шумовые и тепловые характеристики. Внутренняя взаимосвязь между этими параметрами противоречива и сложна. В процессе разработки технологического маршрута требования к электрическим параметрам необходимо трансформировать в требования к конструктивно-технологическим параметрам слоев, из которых состоит структура классического вертикального биполярного транзистора. В частности, к толщине вертикальных слоев эмиттера/базы/коллектора и удельному количеству легирующих примесей в квадратном сантиметре (аналог дозы для КМОПТ), содержащихся в этих слоях. Традиционно в биполярных технологиях для описания введенного в слои количества примеси используют либо числа Гуммеля  $Q_E$ ,  $Q_B$ ,  $Q_C$ , либо поверхностные сопротивления слоев  $R_{SE}$ ,  $R_{SB}$ ,  $R_{SC}$ , которые обратно пропорциональны числам Гуммеля [6].

Для количественной оценки качества СВ-технологии предлагается в развитие подходов, намеченных в [4], применять два интегральных показателя: добротность  $\beta \cdot V_A$  и фундаментальный параметр, или параметр Джонсона  $BV_{CEO} \cdot f_T$ . Первый связан с характеристиками транзистора при его работе со стационарным сигналом, второй – с переменным сигналом. Тогда комплементарность пары  $n-p-n$ - и  $p-n-p$ -транзисторов может быть описана как численная близость этих показателей.

Графическая визуализация интегральных показателей удобна для анализа и позволяет сравнивать различные промышленные СВ-технологии (рис.1).

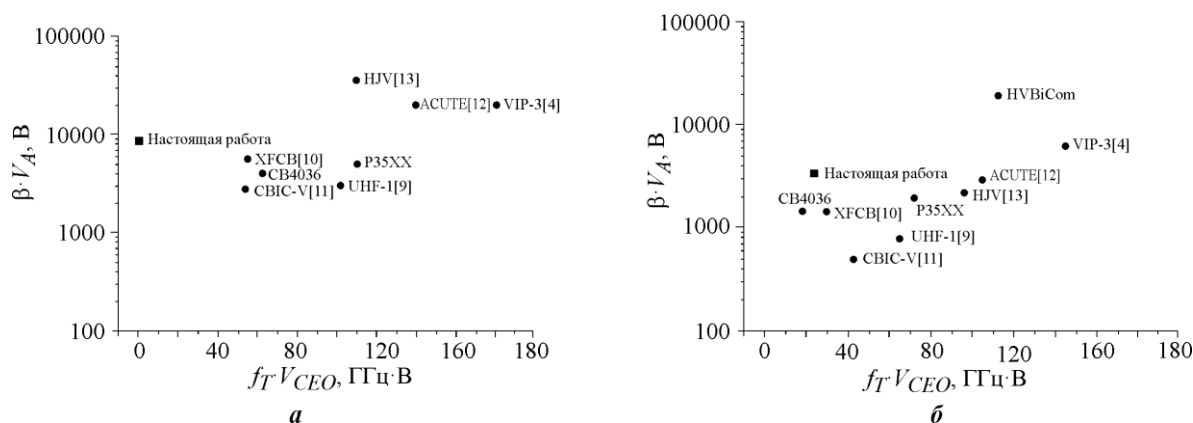


Рис.1. Показатели качества современных промышленных СВ-технологий [4, 7–11]:  
 а –  $n-p-n$ -транзистор; б –  $p-n-p$ -транзистор

**Основные особенности моделируемого комплементарного технологического процесса.** Для численного TCAD-исследования параметров и характеристик комплементарной биполярной пары, изготовленной по отечественной СВ-технологии, выбрана промышленная технология, разработанная АО «НПП «Восток» (г. Новосибирск) [12]. При этом в вычислительных экспериментах использован технологический маршрут, обеспечивающий формирование комплементарной пары: вертикальные  $n-p-n$ - и  $p-n-p$ -транзисторы с классической планарно-эпитаксиальной структурой слоев (рис.2). Маршрут состоит из двух частей: заготовительной и основной (табл.1).

Важным отличием данного маршрута, например, от маршрута P35XX [1] является использование эпитаксиального слоя  $p$ -типа. Это связано с необходимостью максимально возможного улучшения электрофизических параметров  $p-n-p$ -транзистора с целью получения лучшей комплементарности биполярной пары транзисторов.

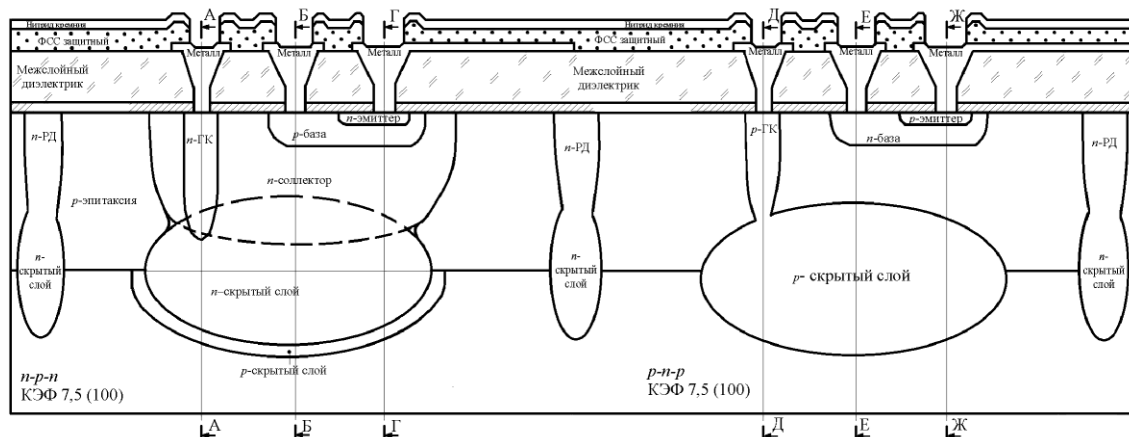


Рис.2. Структурный вертикальный разрез моделируемой биполярной пары транзисторов (РД – разделительная диффузия; ГК – глубокий коллектор; КЭФ – кремний с электронной электропроводностью, легированный фосфором)

Таблица 1

**Маршрут формирования *n-p-n*- и *p-n-p*-транзисторов с классической планарно-эпитаксиальной структурой слоев**

| Часть маршрута  | Шаг | Примесь в слое | <i>n-p-n</i> -транзистор                 | <i>p-n-p</i> -транзистор |
|-----------------|-----|----------------|--|--------------------------|
| Заготовительная | 0   | P              | Исходная пластина <i>n</i> -типа         |                          |
|                 | 1   | B              | –  | Скрытый $p^+$ -слой      |
|                 | 2   | B              | Скрытый <i>p</i> -карман                 | –                        |
|                 | 3   | Sb и P         | Скрытый $n^+$ -слой                      | –                        |
|                 | 4   | Sb и P         | Скрытый слой под разделительную диффузию |                          |
| Основная        | 5   | B              | <i>p</i> -эпитаксия                      |                          |
|                 | 6   | P              | <i>n</i> -коллектор                      | –                        |
|                 | 7   | P              | Разделительная диффузия                  |                          |
|                 | 8   | B              | –  | Глубокий коллектор       |
|                 | 9   | P              | Глубокий коллектор                       | –                        |
|                 | 10  | P              | –  | <i>n</i> -база           |
|                 | 11  | As             | Эмиттер                                  | –                        |
|                 | 12  | B              | <i>p</i> -база                           | –                        |
|                 | 13  | B              | –  | Эмиттер                  |

**Приборно-технологическое моделирование в среде Sentaurus.** Для согласования технологических и электрофизических параметров применялся лицензионный САПР приборно-технологического моделирования [13] – TCAD Sentaurus. По оценкам экспертов ITRS, применение этого САПР в процессе проектирования технологического маршрута обеспечивает в среднем экономию порядка 40 % по затрачиваемым ресурсам вследствие сокращения необходимого числа экспериментов и времени проектирования.

Для моделирования влияния режимов технологических операций на 2D-профили легирования использовалось приложение SProcess. Последующий электрофизический расчет параметров и выходных характеристик биполярных транзисторов выполнялся в приложении SDevice. Вычислительный эксперимент характеризуется следующими особенностями. Технологическая калибровка моделей осуществлялась на основе таких

традиционных параметров, как толщина термического окисла, глубина слоев  $p-n$ -переходов и поверхностного сопротивления, полученных на тестовых пластинах. Для повышения интегральной скорости вычислений применялась технология моделирования 1D-профилей с последующим переходом к двумерным. 1D-профили соответствовали основным сечениям биполярных транзисторов в областях коллектора, пассивной базы и эмиттера (см.рис.2). Результаты такого моделирования приведены на рис.3,а и 4,а для эмиттерного сечения  $n-p-n$ - и  $p-n-p$ -транзисторов соответственно. На рис.3,б и 4,б показана картина 2D-распределения легирующих примесей по всей структуре биполярных транзисторов.

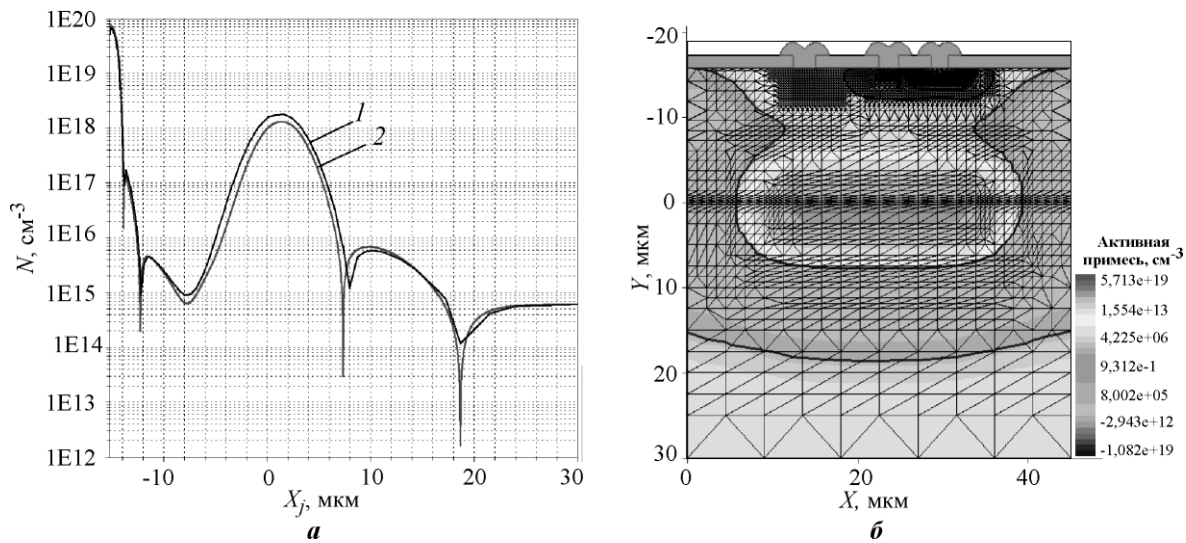


Рис.3. Результаты моделирования профилей в структуре  $n-p-n$ -транзистора: а – 1D- и 2D-профили в сечении эмиттера, кривые 1 и 2 соответственно; б – 2D-распределение легирующих примесей

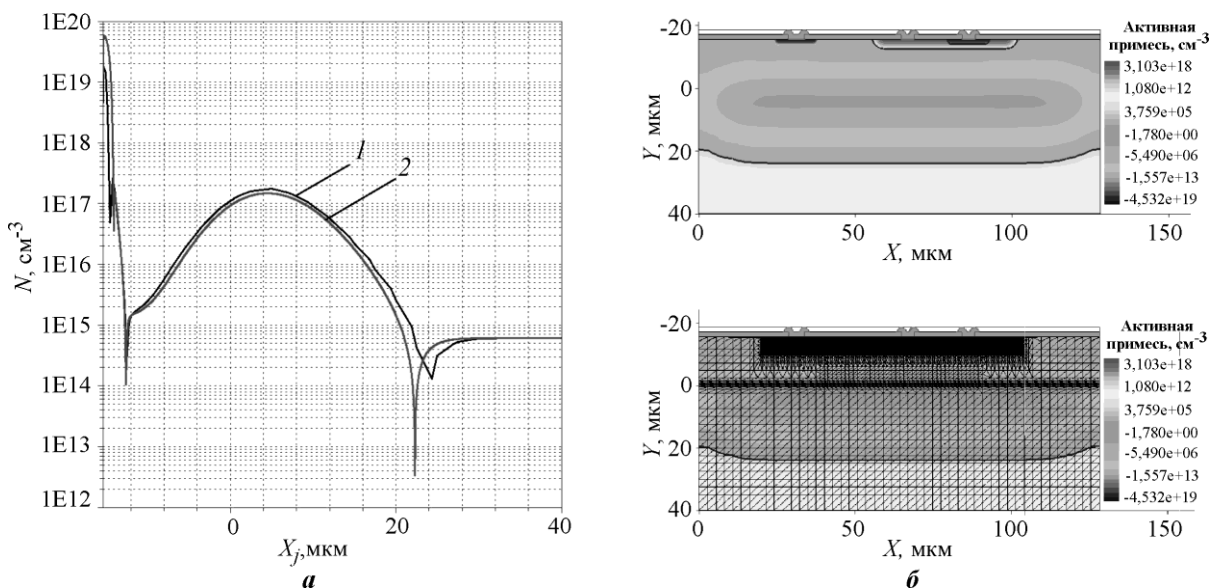


Рис.4. Результаты моделирования профилей в структуре  $p-n-p$ -транзистора: а – 1D- и 2D-профили в сечении эмиттера, кривые 1 и 2 соответственно; б – 2D-распределение легирующих примесей (без сетки и с сеткой)

Так как 2D-структура характеризуется значительными топологическими размерами ( $50 \times 50$  мкм), при численном моделировании возникает дополнительная задача рационального построения вычислительной сетки. Для того чтобы строить мелкую сетку только в области больших градиентов концентраций легирующих примесей, а не равномерно по всей области, использовалась опция RefineBox (Adaptive).

Для электрофизического моделирования применялась диффузионно-дрейфовая модель с учетом концентрационной, полевой и тепловой зависимости подвижностей электронов и дырок и аналогичных зависимостей для коэффициентов ударной ионизации. Тепловые процессы генерации и рекомбинации носителей заряда моделировались с помощью классической модели Шокли–Рида–Холла. Для процессов лавинного умножения использовались эмпирические модели Okuto–Crowell (для  $n-p-n$ -транзистора) и Overstraeten – de Man (для  $p-n-p$ -транзистора). Процессы генерации и переноса тепла рассматривались в рамках термодинамической модели. Вычисление граничной частоты проводилось путем АС-анализа (опция АССCoupled). Как показали проведенные многократные численные эксперименты, точность моделирования, полученная в рамках такого подхода, является вполне приемлемой с практической точки зрения. Поэтому применение более сложных гидродинамических моделей переноса носителей для данной задачи признано нецелесообразным.

**Результаты моделирования.** Основная цель вычислительных экспериментов заключалась в калибровке параметров используемых моделей путем сравнения результатов моделирования с результатами электрофизических измерений, полученных на основе тестовых структур. В качестве контрольных электрофизических параметров использовались главные параметры комплементарной пары биполярных транзисторов:  $\beta$ ,  $BV_{CEO}$ ,  $V_A$ . Значения, полученные при моделировании, и экспериментальные данные приведены в табл.2.

Таблица 2

Электрофизические параметры, полученные при моделировании, и экспериментальные данные

| Параметр   | $n-p-n$ -транзистор |             | $p-n-p$ -транзистор |             |
|--|---------------------|-------------|---------------------|-------------|
|  | TCAD-моделирование  | Эксперимент | TCAD-моделирование  | Эксперимент |
| Токовый коэффициент усиления $\beta$               | 190                 | 197         | 76                  | 62          |
| Напряжение Эрли $V_A$ , В                          | 46                  | 38          | 46                  | 62          |
| Напряжение пробоя коллектор–эмиттер $BV_{CEO}$ , В | 30                  | 27          | 62                  | 60          |
| Напряжение пробоя коллектор–база $BV_{CBO}$ , В    | 64                  | 80          | 81                  | 80          |
| Напряжение пробоя база–эмиттер $BV_{BE0}$ , В      | 8,4                 | 8,7         | 7,5                 | 8,6         |
| Граничная частота $f_T$ , ГГц                      | 0,019               | –           | 0,38                | –           |
| Максимальная частота $f_{max}$ , ГГц               | 0,022               | –           | 0,822               | –           |
| Добротность $\beta \cdot V_A$ , В                  | 8740                | 7486        | 3496                | 3844        |
| Параметр Джонсона $f_T \cdot BV_{CEO}$ , ГГц·В     | 0,66                | –           | 23,56               | –           |

Из таблицы видно, что погрешность моделирования коэффициента усиления  $\beta$  составляет 12 %, а для напряжения пробоя  $V_{CEO}$  – менее 2 %. При этом погрешности моделирования добротности составляют 16,7 и 9 % для  $n-p-n$ - и  $p-n-p$ -транзисторов соответственно, что подтверждает приемлемую для практики точность. Однако частотные характеристики для пары рассматриваемой технологии и показатели комплементарности пары также нуждаются в дальнейшем улучшении.

Экспериментальные и смоделированные выходные ВАХ  $n-p-n$ - и  $p-n-p$ -транзисторов показаны на рис.5.

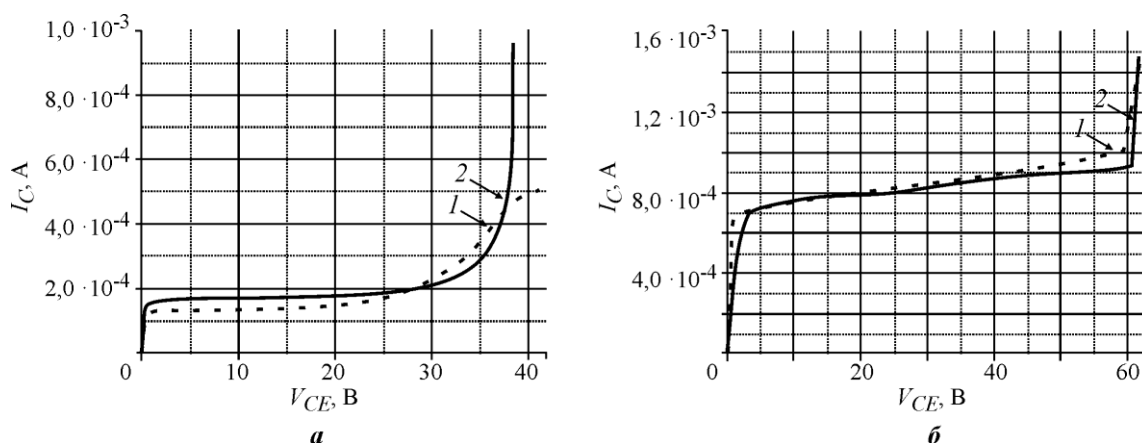


Рис.5. Выходные ВАХ комплементарной пары биполярных транзисторов: а –  $n-p-n$ -транзистор,  $I_B = 1$  мкА; б –  $p-n-p$ -транзистор,  $I_B = 10$  мкА (1 – реальный прибор; 2 – модель)

В процессе моделирования для повышения значения пробивного напряжения  $BV_{CEO}$  уточнены значения следующих технологических параметров: дозы легирования  $p$ - и  $n$ -скрытых слоев, времени отжига  $n$ -скрытого слоя, толщина эпитаксиального слоя и дозы легирования  $n$ -коллектора.

**Заключение.** В результате анализа особенностей современной комплементарной биполярной технологии, используемой для создания высокопроизводительных прецизионных аналоговых ИМС, установлены основные тенденции развития таких технологий, взаимосвязи между требованиями к схеме и электрофизическими параметрами биполярных транзисторов, а также между электрофизическими и технологическими параметрами. Понятие комплементарности биполярной пары можно описать с помощью обобщающих параметров добротности ( $\beta \cdot V_A$ ) и Джонсона ( $BV_{CEO} f_T$ ). В терминах этих параметров можно проанализировать и сравнить высоковольтные и высокочастотные комплементарные биполярные технологии, используемые для аналоговых применений.

Уточненные методом приборно-технологического моделирования численные значения параметров технологических режимов на примере классической  $p$ -эпитаксиально-планарной структуры обеспечивают изготовление комплементарной пары вертикальных биполярных  $n-p-n$ - и  $p-n-p$ -транзисторов отечественной СВ-технологии.

В процессе технологического моделирования двумерной структуры биполярного транзистора на основе данных контрольных пластин осуществлена калибровка используемых технологических моделей из SProcess. Предложенная методика последовательной схемы расчетов в сочетании с рациональным выбором узлов сетки в области больших градиентов повышает вычислительную эффективность расчетов, что обеспечивает сокращение реального времени моделирования.

Калибровка электрофизических моделей для SDevice проводилась на основе главных электрофизических параметров биполярных  $n-p-n$ - и  $p-n-p$ -транзисторов:  $\beta$ ,  $BV_{CEO}$ ,  $V_A$  и  $f_T$ . Дальнейшая экспериментальная проверка результатов моделирования показала их достаточную для практики точность.

Авторы выражают благодарности А.А. Зарубанову и О.Ю. Пензину за полезные дискуссии в процессе работы.

### Литература

1. **Савченко Е. М.** Высокоскоростные операционные усилители с токовой обратной связью и высоким уровнем динамической точности: автореф. дис. ... канд. техн. наук. – М., 2011. – 27 с.
2. **Monticelli D. M.** The future of complementary bipolar // Proc. of the IEEE Bipolar/BiCMOS Circuits and Technology. – 2004. – P. 21–25.
3. **Alvarez A. R.** BiCMOS technology and applications. – 2nd Ed. – Springer Science, 1993. – 119 p.
4. A 40 volt silicon complementary bipolar technology for high-precision and high-frequency analog circuits / **R. Bashir, J. De Santis, D. Chen et al.** // Bipolar/BiCMOS Circuits and Technology Meeting: Proc. of the 1994. – IEEE. – 1994. – С. 225–228.
5. A complementary bipolar technology family with a vertically integrated PNP for high-frequency analog applications / **R. Bashir, F. Hebert, J. De Santis et al.** // IEEE Tran. On Electron Dev. – 2001. – Vol. ED-48. – N. 11. – P. 2525–2534.
6. **Nakamura T., Nishizawa H.** Recent progress in bipolar transistor technology // IEEE Transactions on Electron Devices. – 1995. – Vol. 42. – N. 3. – С. 390–398.
7. UHF-1: A very high speed complementary bipolar analog process on SOI / **C. Davis, G. Bajor, J. Butter et al.** // Bipolar Circuits and Technology Meeting. – 1992. – P. 260–263.
8. XFCB: A high speed complementary bipolar process on bonded SOI / **S. Feindt, J.-J. Hajjar, J. Lapham et al.** // Bipolar Circuits and Technology Meeting. – 1992. – P. 264–267.
9. CBIC-V, A new very high speed complementary silicon bipolar IC process / **A. Feynson, J.W. Osenbach, W.L. Buchanan et al.** // Bipolar Circuits and Technology Meeting. – 1989. – P. 173–177.
10. ACUTE: A high performance analog complementary poly-silicon emitter bipolar technology / **R.C. Jerome, I.R.C. Post, T.G. Travnicek et al.** // SOI Conference. – 1993. – P. 100–101.
11. A 12Volt, 12GHz complementary bipolar technology for high frequency analogue applications / **M.C. Wilson, S. Nigrin, S. Harrington et al.** // Solid-State Device Research European Conference – ESSDERC, 2002.
12. <http://www.vostok.nsk.su/> (дата обращения: 10.01.2016).
13. **Виноградов Р.Н., Дроздов Д.Г., Корнеев С.В.** Оптимизация комплементарного биполярного технологического процесса изготовления ИМС с использованием САПР TCAD // Электронная техника. Сер.2. Полупроводниковые приборы. – 2009. – № 1. – С. 58–64.

Статья поступила  
11 января 2016 г.

**Храпов Михаил Олегович** – аспирант кафедры полупроводников и микроэлектроники Новосибирского государственного технического университета (НГТУ). *Область научных интересов:* математическое моделирование полупроводниковых устройств, TCAD-моделирование.

**Гридчин Виктор Алексеевич** – доктор технических наук, профессор кафедры полупроводников и микроэлектроники НГТУ. *Область научных интересов:* микро-системная техника, микроэлектроника, исследование тепловых сенсоров.

**Калинин Сергей Васильевич** – доцент кафедры полупроводников и микроэлектроники НГТУ. *Область научных интересов:* математическое моделирование полупроводниковых устройств, TCAD-моделирование. **E-mail:** [kalinin55@yandex.ru](mailto:kalinin55@yandex.ru)